

《VF-X100K676-T Xilinx FPGA》

赛灵思Artix-7 100K FPGA开发板



深圳**奥唯思**，为**FPGA**而生...

手册目录

芯片介绍

参数描述

功能介绍

尺寸介绍

Demo介绍

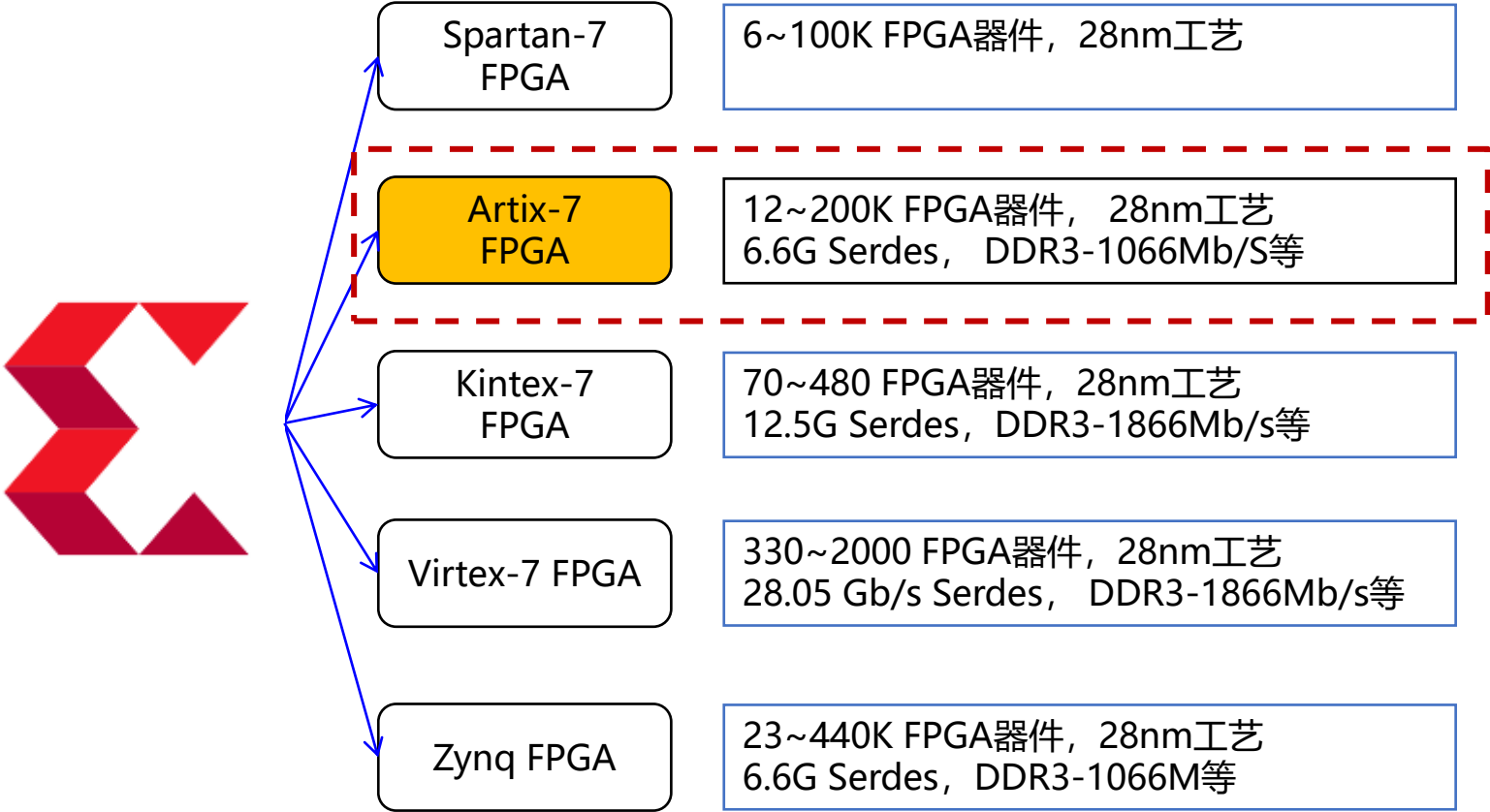
资料介绍

套餐介绍

实物演示

联系我们

FPGA主芯片 系列介绍



XC7A100T-2FGG676C FPGA介绍



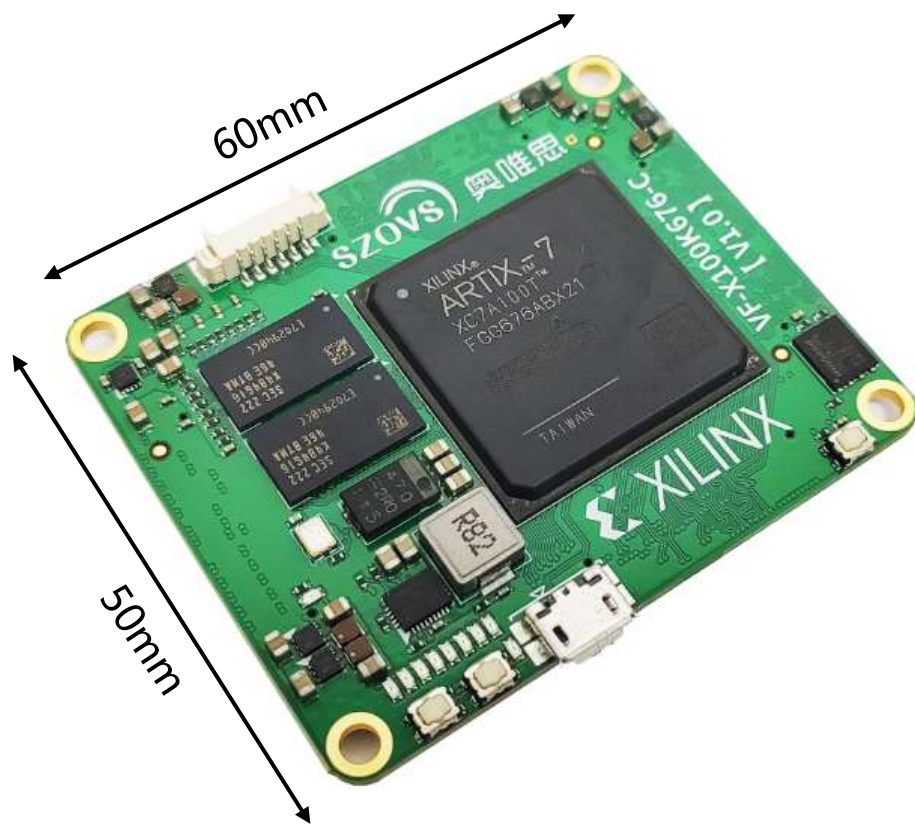
Artix-7 FPGAs

Transceiver Optimization at the Lowest Cost and Highest DSP Bandwidth
(1.0V, 0.95V, 0.9V)

	Part Number	XC7A12T	XC7A15T	XC7A25T	XC7A35T	XC7A50T	XC7A75T	XC7A100T	XC7A200T
Logic Resources	Logic Cells	12,800	16,640	23,360	33,280	52,160	75,520	101,440	215,360
	Slices	2,000	2,600	3,650	5,200	8,150	11,800	15,850	33,650
	CLB Flip-Flops	16,000	20,800	29,200	41,600	65,200	94,400	126,800	269,200
Memory Resources	Maximum Distributed RAM (Kb)	171	200	313	400	600	892	1,188	2,888
	Block RAM/FIFO w/ ECC (36 Kb each)	20	25	45	50	75	105	135	365
	Total Block RAM (Kb)	720	900	1,620	1,800	2,700	3,780	4,860	13,140
Clock Resources	CMTs (1 MMCM + 1 PLL)	3	5	3	5	5	6	6	10
I/O Resources	Maximum Single-Ended I/O	150	250	150	250	250	300	300	500
	Maximum Differential I/O Pairs	72	120	72	120	120	144	144	240
Embedded Hard IP Resources	DSP Slices	40	45	80	90	120	180	240	740
	PCIe® Gen2 ⁽¹⁾	1	1	1	1	1	1	1	1
	Analog Mixed Signal (AMS) / XADC	1	1	1	1	1	1	1	1
	Configuration AES / HMAC Blocks	1	1	1	1	1	1	1	1
	GTP Transceivers (6.6 Gb/s Max Rate) ⁽²⁾	2	4	4	4	4	8	8	16
Speed Grades	Commercial Temp (C)	-1, -2	-1, -2	-1, -2	-1, -2	-1, -2	-1, -2	-1, -2	-1, -2
	Extended Temp (E)	-2L, -3	-2L, -3	-2L, -3	-2L, -3	-2L, -3	-2L, -3	-2L, -3	-2L, -3
	Industrial Temp (I)	-1, -2, -1L	-1, -2, -1L	-1, -2, -1L	-1, -2, -1L	-1, -2, -1L	-1, -2, -1L	-1, -2, -1L	-1, -2, -1L
	Package ^{(3), (4)}	Dimensions (mm)	Ball Pitch (mm)	Available User I/O: 3.3V SelectIO™ HR I/O (GTP Transceivers)					
	CPG236	10 x 10	0.5		106 (2)		106 (2)	106 (2)	
	CPG238	10 x 10	0.5	112 (2)		112 (2)			
	CSG324	15 x 15	0.8		210 (0)		210 (0)	210 (0)	210 (0)
	CSG325	15 x 15	0.8	150 (2)	150 (4)	150 (4)	150 (4)	150 (4)	
	FTG256	17 x 17	1.0		170 (0)		170 (0)	170 (0)	170 (0)
	SBG484	19 x 19	0.8						285 (4)
Footprint Compatible	FGG484 ⁽⁵⁾	23 x 23	1.0		250 (4)		250 (4)	250 (4)	285 (4)
	FBG484 ⁽⁵⁾	23 x 23	1.0						285 (4)
Footprint Compatible	FGG676 ⁽⁶⁾	27 x 27	1.0					300 (8)	300 (8)
	FBG676 ⁽⁶⁾	27 x 27	1.0						400 (8)
	FFG1156	35 x 35	1.0						500 (16)



FPGA核心板 参数描述

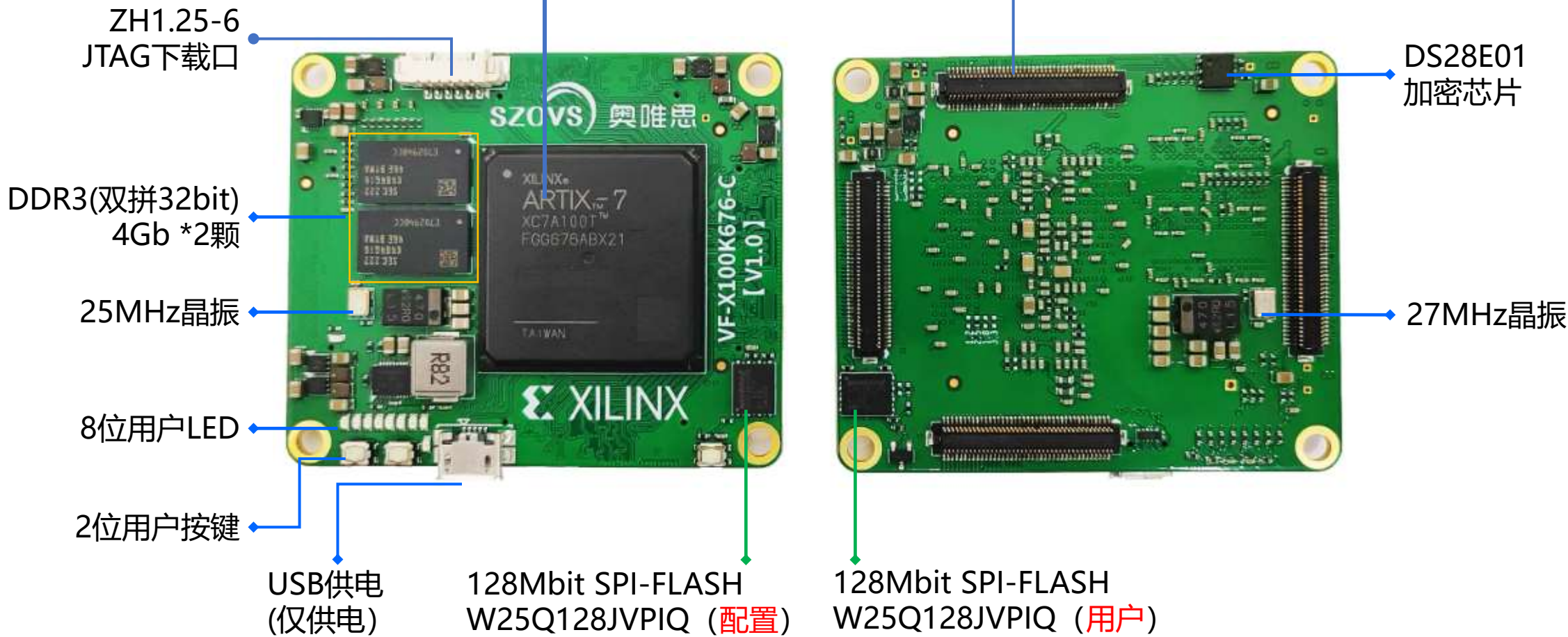


发烧设计，极致尺寸；
工匠品质，为FPGA而生。

参数	描述
供应商	奥唯思 科技
核心板型号	VF-X100K676-C
FPGA厂家	Xilinx (赛灵思) Artix-7系列
FPGA型号	XC7A100T-2FGG676C
FPGA资源	100K 逻辑单元, 6.25G Serdes , DDR3 IP , PCIE2.0
DDR3存储	4G 16bit*2颗 DDR3: K4B4G1646E
PCBA尺寸	60mm *50mm
PCB工艺	8层 1.6mm 沉金 亚黑
板载FLASH	128Mbit SPI FLASH : W25Q128JVPIQ
用户FLASH	128Mbit SPI FLASH : W25Q128JVPIQ
板子外设	2个用户按键, 1个USB供电口, 8个测试LED
其他接口	板载ZH1.25-6 JTAG下载口
B2B接口	4个0.5mm双排80P B2B接插件 (母座*4)
供电	集成USB Mini供电口 B2B接插件输入5V DC

FPGA核心板 功能介绍

Xilinx Artix-7 FPGA: XC7A100T-2FGG676C
100K LEs, DDR3*2, MIPI, PCIE2.0x4等



FPGA开发板 参数描述



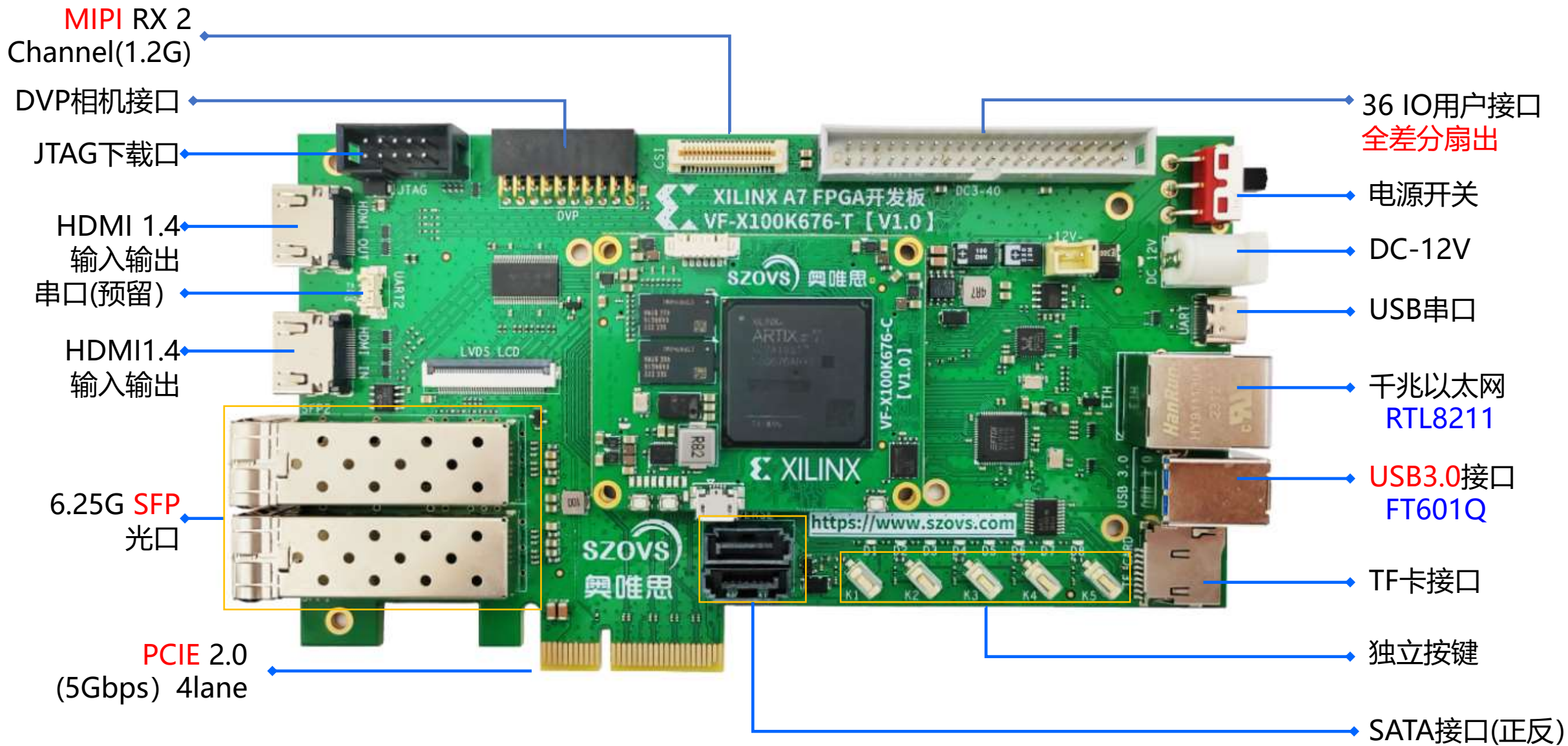
包罗万象，为FPGA而生。

参数	描述
开发板	奥唯思 VF-X100K676-T Xilinx Artix-7 FPGA
接口介绍	
千兆以太网接口	基于RTL8211 PHY, 支持100/1000M以太网通信
USB3.0接口	基于FTDI的FT601Q, 支持USB3.0/2.0通信
SFP光口	基于FPGA Serdes, 支持2路6.25Gbps 光口通信
HDMI 输入	基于FPGA TMDS, 最高支持1080P60
HDMI 输出	基于FPGA TMDS, 最高支持1080P60
DVP相机接口	支持奥唯思全系列DVP相机, 包括OV5640、MT9V034、AR0135、SC130GS等3.3V DVP模组
MIPI RX接口	支持奥唯思全系列MIPI相机, 包括SC130GS、SC2210等MIPI模组

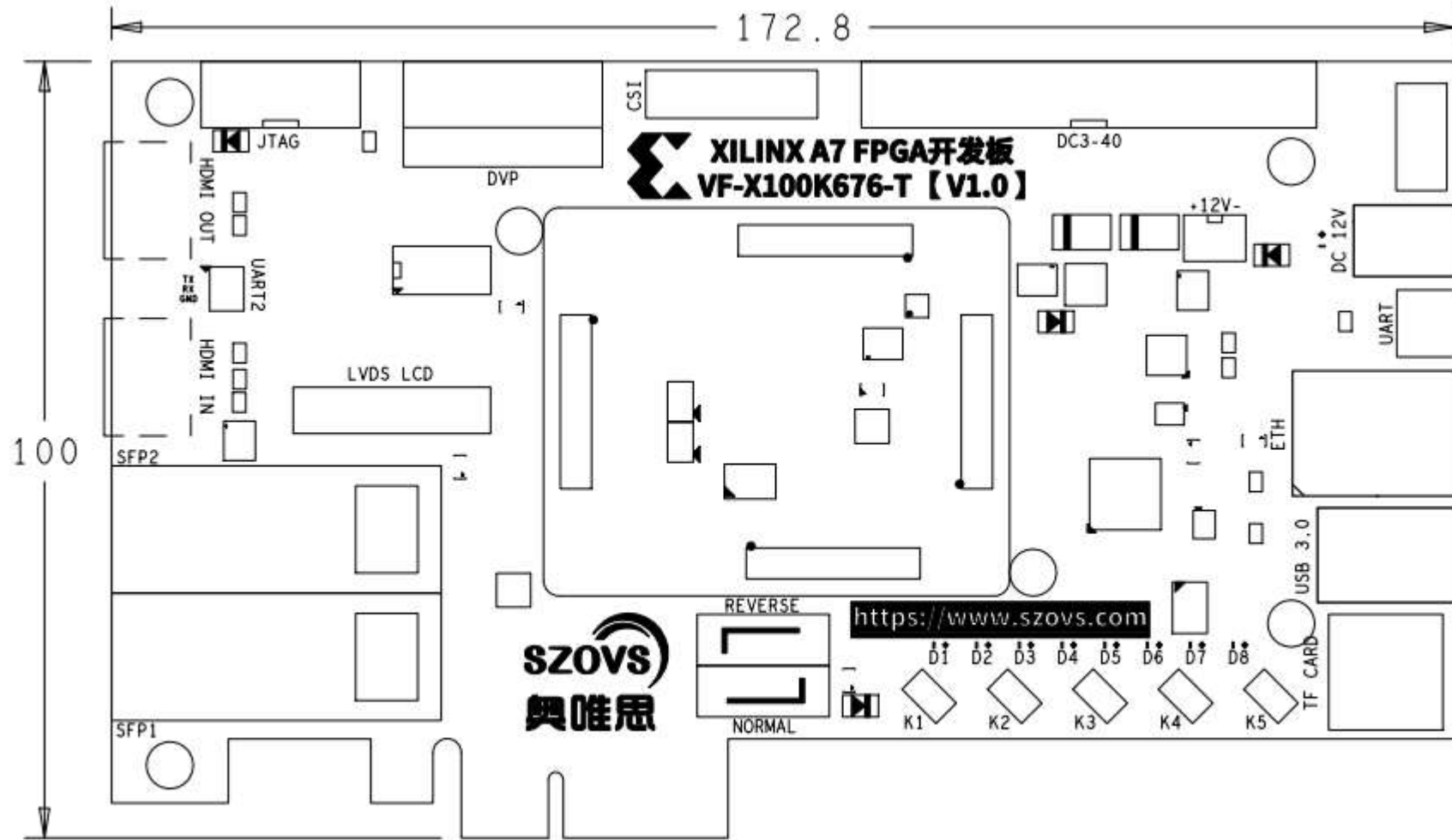
其他特色

平台包含了UART、SPI、I2C、TF Card、GPIO(LED/KEY)等RSICV必备的外设, 无缝支持
RISC-V FPGA原型验证

FPGA开发板 功能介绍



FPGA开发板 尺寸介绍



FPGA开发板 基础Demo介绍



分类	工程名称	FPGA工程介绍
基础工程	01_LED_8bit_Test	LED流水灯测试实验 (核心板)
	02_KEY_2bit_Test	独立按键测试实验 (核心板)
	03_FPGA_DDR3_Test	DDR3读写测试实验 (核心板)
	04_FPGA_UART_Test_Bottom	UART串口测试实验
	05_RGBLCD_Test_800480	800*480 RGBLCD显示实验
	06_LVDS_LCD_Test_1024600	1024*600 LVDS LCD显示实验
	07_HDMI_Disp_Test_720P	1280*720@60 HDMI显示实验
	08_HDMI_Disp_Test_1080P	1920*1080@60 HDMI显示实验
	09_RGMII_Eth_Test	RGMII 读写测试实验
	10_FT601_USB_SuperSpeed_Test	FT601 SuperSpeed读写测试实验
	11_SFP_Test	SFP通信测试实验
	12_PCIE_Test	PCIE2.0 Linkup测试实验
	13_Pango_pcie_dma_alloc	PCIE2.0 DMA回环读写测试实验

FPGA开发板 图像Demo介绍



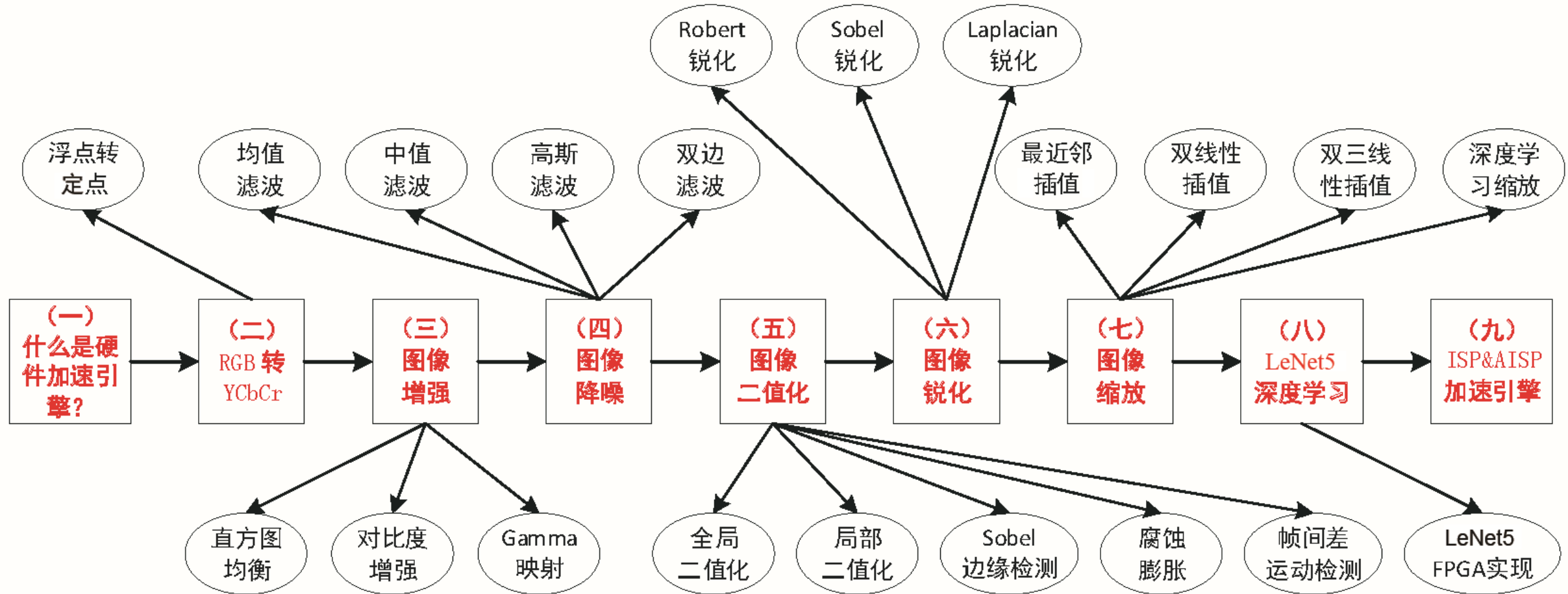
分类	工程名称	FPGA工程介绍
图像工程	01_CMOS_AR0135_HDMI_720P	基于AR0135 DVP相机的HDMI 720P成像案例
	02_CMOS_AR0135_LCD_800480	基于AR0135 DVP相机的RGBLCD 800*480成像案例
	03_CMOS_SC130GS_MIPI_HDMI_720P	基于SC130GS MIPI相机的HDMI 720P成像案例
	04_CMOS_SC130GS_MIPI_LCD_800480	基于SC130GS MIPI相机的RGBLCD 800*480成像案例
	05_CMOS_SC2210_MIPI_HDMI_1080P	基于SC2210 MIPI相机的HDMI 1080P成像案例
	06_CMOS_SC2210_MIPI_LCD_800480	基于SC2210 MIPI相机的RGBLCD 800*480成像案例
	期待更多分享.....	

FPGA开发板 图像处理工程



分类	工程名称	FPGA工程介绍
图像处理工程	3.1_Histogram_EQ	直方图均衡算法FPGA加速
	3.2_Image_Constrast	对比度增强算法FPGA加速
	3.3_Gamma_Mapping	Gamma映射算法FPGA加速
	4.1_Avg_Filter	均值滤波算法FPGA加速
	4.2_Med_Filter	中值滤波算法FPGA加速
	4.3_Gaussian_Filter	高斯滤波算法FPGA加速
	4.4_Bilateral_Filter	双边滤波算法FPGA加速
	5.3_Region_Binarization	局部阈值二值化算法FPGA加速
	5.4_Sobel_Edge_Detector	Sobel边缘检测算法FPGA加速
	5.5_Bin_Erosion_Dilation	腐蚀、膨胀算法FPGA加速
	5.6_Frame_Difference_Test	基于帧间差的运动追踪算法FPGA加速
	6.2_Robert_Sharpen	基于Robert算子锐化算法FPGA加速
	6.3_Sobel_Sharpen	基于Sobel算子锐化算法的FPGA加速
	6.4_Laplacian_Sharpen	基于Laplacian算子锐化算法的FPGA加速
	7.1_Nearest_Interpolation	最近邻域插值缩放算法的FPGA加速
	7.2_Bilinear_Interpolation	双线性插值算法的FPGA加速
8.1_Lenet_Test	Lenet5手写数字识别 (XC7K100T才支持)	

FPGA开发板 算法Demo介绍



[提供所有基于XC7A100T的FPGA图像算法Demo工程](#)

FPGA开发板 资料介绍



I... > VF_X100K676-T HDK_Info_V0.2 > 在 VF_X100K676-T

- 00-User_Guide
- 03_芯片数据手册
- 06_FPGA_Example_Basic
- 06_FPGA_Examples_VIP_AR0135
- 08_VIP图像处理相关资料
- CrazyBingo知识星球.png
PNG 图片文件
63.5 KB
- 奥唯思FPGA-资料下载.png
PNG 图片文件
411 KB
- 版本备注(必读).txt
文本文档
761 字节
- 02-Software&Driver
- 04_原理图&PIN TCL
- 06_FPGA_Example_Sensor
- 07_FPGA资料与设计教程
- 09_演示与照片
- 奥唯思FPGA-产品选型-V0.6.pdf
PDF 文件
1.38 MB
- 奥唯思FPGA-自我介绍.png
PNG 图片文件
546 KB

06_FPGA_Example_Basic > 名称

- 01_LED_8bit_Test
- 02_KEY_2bit_Test
- 03_FPGA_DDR3_Test
- 04_FPGA_UART_Test_Bottom
- 05_LCD_Test_800480
- 06_LVDS_LCD_Test_1024600
- 07_HDMI_Disp_Test_720P
- 08_HDMI_Disp_Test_1080P
- 09_FT601_USB_SuperSpeed_Test
- 10_RGMII_Eth_Test
- 11_SFP_Test
- 12_PClE_Test
- 13_Pango_pcie_dma_alloc

▲ 基础工程

▲ FPGA图像算法工程

... > 06_FPGA_Example_Sensor > 在

- 01_CMOS_AR0135_LCD_800480
 - 02_CMOS_AR0135_HDMI_720P
 - 03_CMOS_SC130GS_MIPI_HDMI_720P
 - 04_CMOS_SC130GS_MIPI_LCD_800480
- ### ▲ 摄像头采集工程

100... > 06_FPGA_Examples_VIP_AR0135 > 名称

- 3.1_Histogram_EQ
- 3.2_Image_Constrast
- 3.3_Gamma_Mapping
- 4.1_Avg_Filter
- 4.2_Med_Filter
- 4.3_Gaussian_Filter
- 4.4_Bilateral_Filter
- 5.3_Region_Binarization
- 5.4_Sobel_Edge_Detector
- 5.5_Bin_Erosion_Dilation
- 5.6_Frame_Difference_Test
- 6.2_Robert_Sharpn
- 6.3_Sobel_Sharpn
- 6.4_Laplacian_Sharpn
- 7.1_Nearest_Interpolation
- 7.2_Bilinear_Interpolation

FPGA开发板 套餐介绍



VF-X100K676 Xilinx FPGA主板



1024*600 LVDS液晶屏



800*480 RGB IPS触摸屏



Xilinx FPGA下载器



AR0135黑白
130万 1/3寸全局



SC130GS黑白
130万 1/3寸全局



SC2210 彩色
200万 1/1.8寸 卷帘

可选多种CMOS摄像头模组, DVP/MIPI接口完全兼容

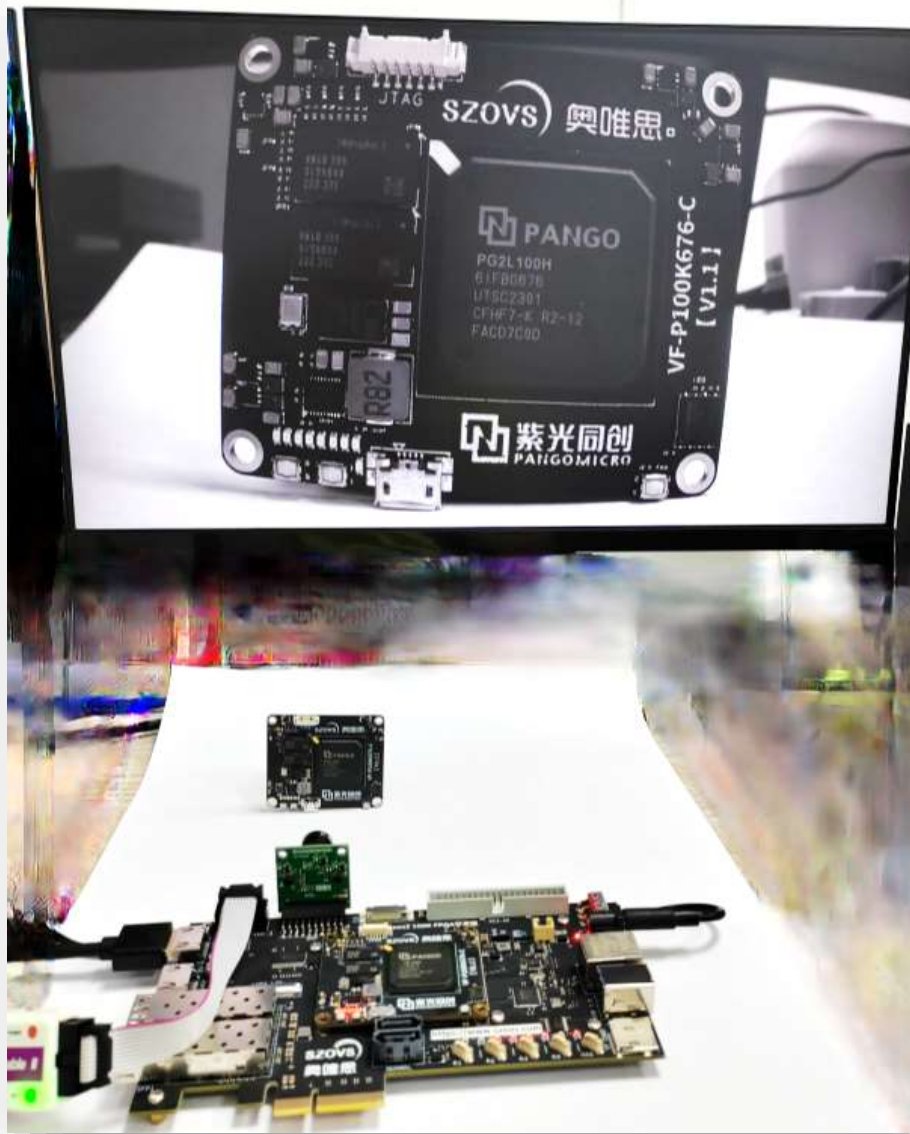
基于DDR3的HDMI 1080P显示Demo



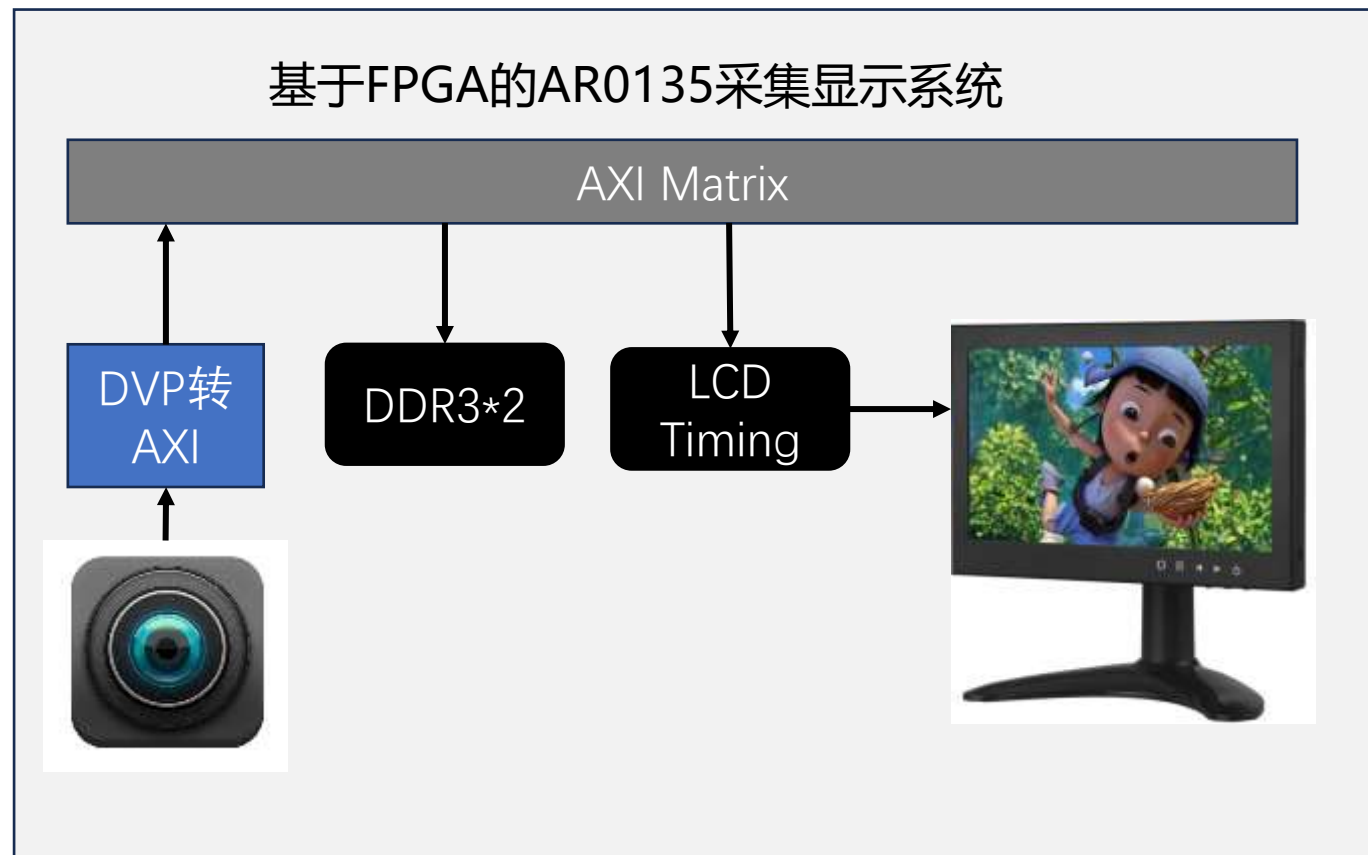
测试场景介绍:

- 1) DDR3 : 800MHz (2颗)
- 2) HDMI输出: LVDS模拟
- 3) 1920*1080@60输出图像

基于AR0135的实时720P60采集HDMI显示Demo



基于FPGA的AR0135采集显示系统

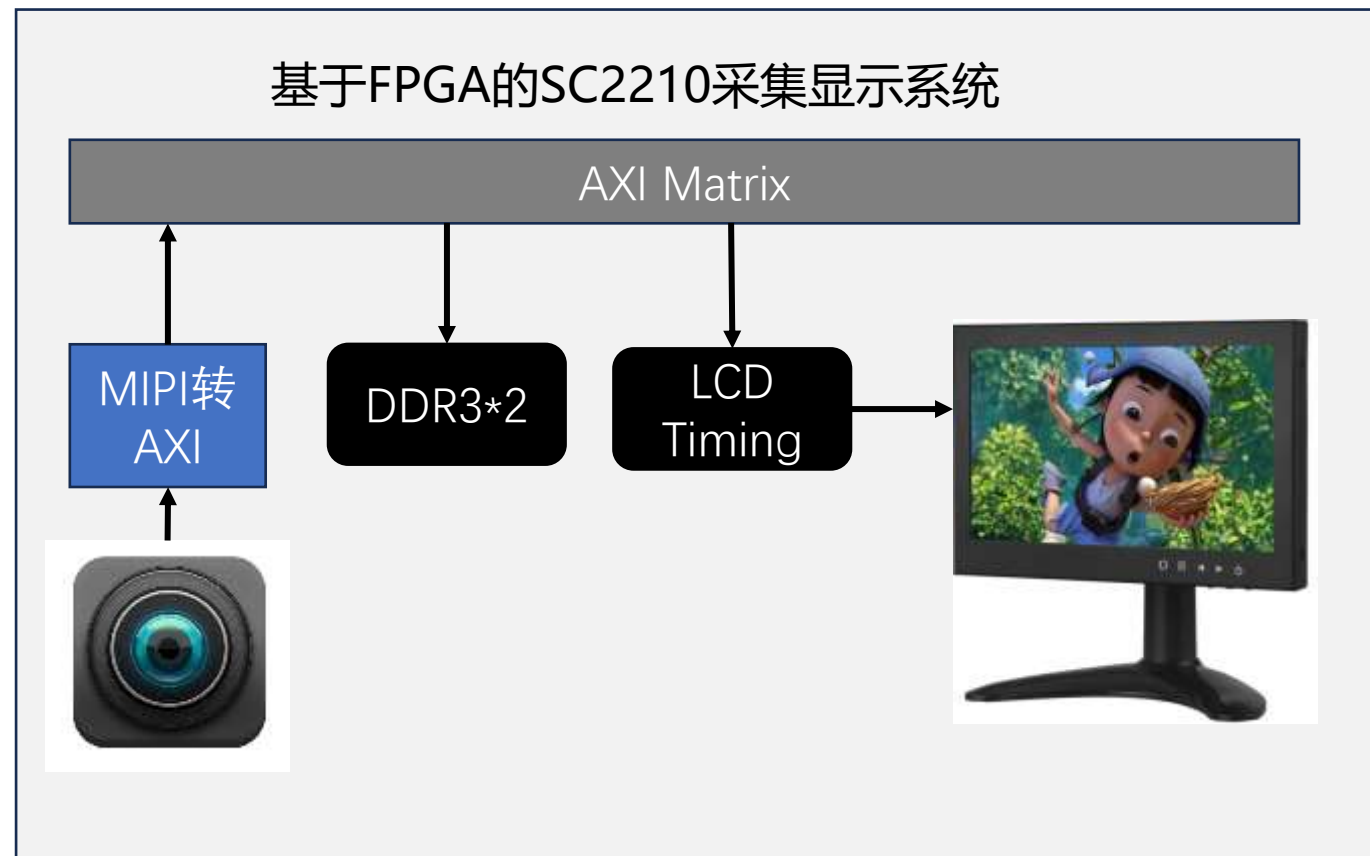


测试场景介绍:

- 1) AR0135: 1280*720@60 全局曝光
- 2) DDR3+HDMI: AXI缓存+720P RGB输出

奥唯思, 为FPGA而生...

基于SC2210的实时1080P60采集HDMI显示Demo



测试场景介绍:

- 1) SC2210: 1920*1080@60彩色相机曝光
- 2) DDR3+HDMI: AXI缓存+1080P RGB输出

奥唯思, 为FPGA而生...



SZOVS) 奥唯思

深圳**奥唯思**，为**FPGA**而生...



奥唯思 技术支持



奥唯思FPGA 官微



851598171

奥唯思FPGA 交流群1

官方网站: www.szovs.com

资料下载: www.szovs.com

官方淘宝: crazyfpga.taobao.com

“奥唯思FPGA” 店铺

FPGA论坛: www.crazyfpga.com